

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 04-285917

(43)Date of publication of application : 12.10.1992

(51)Int.Cl. G02F 1/1343  
G02F 1/1337  
G02F 1/136

(21)Application number : 03-050997

(71)Applicant : MATSUSHITA ELECTRIC IND CO LTD

(22)Date of filing : 15.03.1991

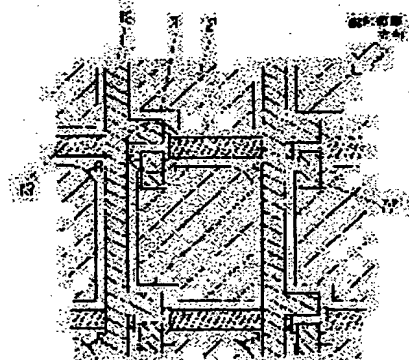
(72)Inventor : YAMAGISHI YASUTAKA  
MAKI YOSHIRO  
KOBAYASHI IKUNORI

## (54) LIQUID CRYSTAL DISPLAY DEVICE

### (57)Abstract:

**PURPOSE:** To obviate the orientation disorder of a liquid crystal molecule generated in one picture element, and to obtain the display of a high picture quality, in the liquid crystal display device having plural picture elements.

**CONSTITUTION:** In a shape of a picture element electrode 2 formed on the lower substrate, chamfering R consisting of a straight line or a circular arc is performed to at least one corner part. As a result, an electric field concentration generated in the corner part in the case a voltage is applied to the picture element electrode 2 can be relieved, and also, the picture element electrode 2 is separated from a step difference of a source wiring 12 and a gate wiring 13, and an orientation failure part by a rubbing method comes not to be positioned on the picture element electrode 2, therefore, generation of an orientation disorder of a liquid crystal molecule by a horizontal electric field and an orientation failure can be prevented.



## LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision]

BEST AVAILABLE COPY

of rejection]

[Date of requesting appeal against examiner's  
decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平4-285917

(43) 公開日 平成4年(1992)10月12日

(51) Int.Cl. <sup>5</sup>	識別記号	庁内整理番号	F I	技術表示箇所
G 0 2 F	1/1343	9018-2K		
	1/1337	8806-2K		
	1/136	9018-2K		
	5 0 0			

審査請求 未請求 請求項の数11(全 20 頁)

(21) 出願番号 特願平3-50997

(22) 出願日 平成3年(1991)3月15日

(71) 出願人 000005821

松下電器産業株式会社

大阪府門真市大字門真1006番地

(72) 発明者 山岸 庸恭

大阪府門真市大字門真1006番地 松下電器  
産業株式会社内

(72) 発明者 牧 芳郎

大阪府門真市大字門真1006番地 松下電器  
産業株式会社内

(72) 発明者 小林 郁典

大阪府門真市大字門真1006番地 松下電器  
産業株式会社内

(74) 代理人 弁理士 小鍛冶 明 (外2名)

(54) 【発明の名称】 液晶表示装置

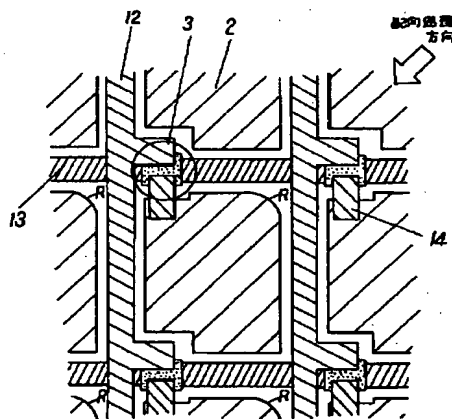
(57) 【要約】

【目的】 複数の画素を持つ液晶表示装置において、一つの画素内において生ずる液晶分子の配向乱れを解消し、高画質な表示を得ることを目的とする。

【構成】 下基板7b上に形成される、画素電極2の形状において、少なくとも一つの角部に直線または円弧からなる面取りRを施す。

【効果】 画素電極2に電圧が印加された場合の角部に生ずる電界集中を緩和する事ができ、また、ソース配線12やゲート配線13の段差から画素電極2が離れ、ラビング法による配向不良部が画素電極2上に位置しなくなるので、横電界や配向不良による液晶分子の配向乱れの発生を防ぐことができる。

2 --- 画素電極  
3 --- 有機トランジスタ  
12 --- ソース配線  
13 --- ゲート配線  
14 --- ドレイン配線  
R --- 面取り



## 【特許請求の範囲】

【請求項1】 液晶層に電圧を印加するための各画素の電極の平面形状として、少なくとも一つの角部に円弧または略円弧または直線からなる面取りを施した形状としたことを特徴とする、複数の画素を持つ液晶表示装置。

【請求項2】 液晶層に電圧を印加するための各画素の電極の平面形状として、各角部が鈍角で形成される多角形としたことを特徴とする、複数の画素を持つ液晶表示装置。

【請求項3】 液晶層に電圧を印加するための各画素の電極の断面形状として、少なくとも一つの角部に円弧または略円弧または直線からなる面取りを施した形状としたことを特徴とする、複数の画素を持つ液晶表示装置。

【請求項4】 電圧無印加時において液晶分子がねじれ配列しているツイストネマチック型である請求項1、2または3記載の液晶表示装置。

【請求項5】 液晶層に電圧を印加するための各画素の電極の平面形状として、配向処理への突入部の角部のみ面取りされていることを特徴とする請求項4記載の液晶表示装置。

【請求項6】 液晶層に電圧を印加するための各画素の電極の平面形状として、画素電極を有する基板近傍の液晶分子の前記基板からの立ち上がり側とは逆方向に位置する角部のみ面取りされていることを特徴とする請求項4記載の液晶表示装置。

【請求項7】 画素電極を有する基板への配向処理方向に対し、少なくとも画素の一边がほぼ直角となることを特徴としたツイストネマチック型の液晶表示装置。

【請求項8】 上下電極間に液晶と高分子ポリマーとからなる液晶層を備えたことを特徴とする請求項1、2または3記載の液晶表示装置。

【請求項9】 電圧無印加時において液晶分子が少なくとも一方の基板に対し、ほぼ垂直となるホメオトロピック配列していることを特徴とする請求項1、2または3記載の液晶表示装置。

【請求項10】 各画素に少なくとも一つのスイッチング素子を備えた請求項1乃至9の何れかに記載の液晶表示装置。

【請求項11】 各画素に少なくとも一つ設けたスイッチング素子へのソース配線とゲート配線の交差部の少なくとも一つの隅部に、前記両配線に対し鈍角で交わる面を設けたことを特徴とする複数の画素を持つ液晶表示装置。

## 【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は、電気光学効果を利用した高精細で高画質な液晶表示装置に関する。

【0002】

【従来の技術】 近年、液晶の電気的や光学的な異方性を利用した液晶表示装置は、フラットディスプレイとし

て、携帯用パソコンやポケットテレビ等に盛んに用いられており、将来さらなる需要の増大が見込まれている。

【0003】 図9に、一般的なアクティブマトリクスのツイストネマチックタイプ液晶表示装置の一部の断面図を示す。

【0004】 この液晶表示装置は主に、2枚のガラス基板とその間の液晶層から形成されている。下基板7bには、マトリクス状に複数設けられた画素毎に、画素電極2に印加する電圧を制御するための薄膜トランジスタ3を備え、上基板7aには、赤緑青色からなるカラーフィルター9と、各色を分離すると共に薄膜トランジスタ3や配線部を遮光するためのブラックマスク6、および、対向電極5が設けられている。そして、その間には分子方向のねじれ角が90度の液晶層1が設けられている。

【0005】 この上下基板の内面には液晶分子を配向させるために、ポリイミドを材料とする配向膜4が設けられ、ラビング法によって配向処理が施されている。また、上下基板の外側にはそれぞれ偏光板10が配置され、その偏光軸は直交しており、電圧無印加時は明表示、電圧印加時に暗表示が得られるノーマリホワイトモードとなっている。

【0006】 また、図10に前記の液晶表示装置の下基板7bの画素電極2や薄膜トランジスタ3および前記薄膜トランジスタ3に電圧を印加するための配線等を示す電極構成図を示す。

【0007】 図示のように、信号電圧を供給するためのソース配線12と走査電圧を供給するためのゲート配線13は直交しており、薄膜トランジスタ3のドレイン端子14に接続されている画素電極2の形状は、ほぼ矩型となっている。また、配向処理方向は、図中矢印で示す様に、右斜め上から左斜め下に向かう方向である。

【0008】 以上のように構成された液晶表示装置について、以下にその動作について図11を用いて説明する。図11は複数の画素を持つ液晶表示装置の下基板7b上に形成された1つの薄膜トランジスタ3に接続している配線の電圧状態を示す信号波形図である。

【0009】 マトリクス状に配置された画素部のうち、特定の画素に設置されている薄膜トランジスタ3に接続しているソース配線12に数ボルトの矩型波の交流電圧であるソース信号16を印加し、さらにソースの交流周期よりも充分短いパルス状の電圧であるゲート信号17をゲート配線に印加すると、その間、画素電極2部に電荷が流れ込み、画素電極電圧18が生じる。

【0010】 そこで、液晶層1を隔てた対向電極5と選択された画素電極2部との間に電位差が生じる。その結果、その間に位置する液晶分子には液晶分子の持つ誘電率異方性のために、分子の長軸が電界方向に沿う力が発生して、液晶分子のねじれ配列が解消され、光の旋回性がなくなり、偏光軸を直交配置した偏光板によって光が遮光され、その画素部は暗表示となる。

【0011】

【発明が解決しようとする課題】しかしながら上記の従来の構成では、以下のような問題点を有していた。

【0012】図12は上記した従来の液晶表示装置の表示状態で一部の拡大図であり、図10とは、上下左右の関係は対応している。

【0013】図12に示す通り、電圧無印加時や中間調表示時において、各画素20の右上の角部において、他の部分とは輝度が異なる部分が生じ、また、その境界部ではさらに大きな輝度変化が見られる。

【0014】このような、輝度のムラはコントラストや表示品位の低下等につながり、表示装置として大きな欠陥となる。この欠陥は、画素密度が高いもので発生しやすく、高精細高品位の液晶表示装置では重大な問題である。この画素内での輝度ムラは、液晶分子の配列の乱れによって生ずるものであり、以下に示すいくつかの要因が複合して発生するものである。

【0015】まず、第1番目の要因は、配向規制力が不均一であることである。上記した構成では、上下基板の内面は液晶分子を配向させるために配向処理を施している。

【0016】図13(a)にこの配向方法の概略図を、図13(b)に基板凹凸での配向処理状態の拡大断面図を示す。この配向方法として、基板7表面に塗布したポリイミド膜上を起毛した不織布21で一方に擦るラビング法が一般的であり、量産性にも優れている。

【0017】しかしながら、図13(b)で示すように、ソース配線12やゲート配線等の基板上の凹凸により、ラビング布21の毛先が触れない配向不良部Aが生ずる。この部分の液晶分子の配向規制力は弱く、不安定な部分となる。

【0018】一方、90度ツイストネマティックの液晶表示装置では、左右対称な視角特性を得るために、配向方向を基板端面に対して斜め方向に設定している。先に示した図10中に、下基板7bに対する配向方向を示しているが、それぞれの画素20に対しても当然斜め方向からラビング布21で擦られ配向処理される。

【0019】ここで、ゲート配線13やソース配線12などは、膜厚が大きく、ITOで形成された画素電極2部とは0.5~1.0μm程度の段差が生じている。したがって、前記の理由により、配線部に近い画素電極2の周囲では、特に図2に示す角部E1では、配向規制力が弱くなっている。

【0020】第2番目の要因は、液晶層1に印加される電界強度が不均一であることである。画素電極2に電圧が印加されている場合、画素電極2の端、特に、角部には電界集中が生じ、その部分の液晶分子には他部よりも大きな電界が作用することになる。

【0021】また、第3番目の要因は、電気力線方向の不均一と、それによる電圧印加時の液晶分子の立ち上が

り方向の不均一によるものである。

【0022】先に示したラビング法等による液晶配向法によると、それによって配向する液晶分子は基板面から特定方向に立ち上がる。この立ち上がり角度をチルト角と呼び、特に電圧無印加時のチルト角をプレチルト角と呼び、90度ツイストネマチックの場合、このプレチルト角は2度程度である。

【0023】図14(a)は、基板表面上のラビング法による配向処理方向と、液晶分子24の立ち上がり方向の関連を示す図であり、図14(b)は画素電極2と対向電極5の間に生ずる電気力線と、電圧印加による液晶分子24の立ち上がり方向の関連を示す図である。

【0024】画素電極2の端部と中央部では電気力線の方向が異なり、配向処理への突入部では、液晶分子24のプレチルト角との関係で、液晶分子24が他の部分とは逆方向に立ち上がることがわかる。

【0025】さらに、第4番目の要因は、配線間に生ずる電界により液晶分子24の配列が乱されることである。図11で示すA時においては、ソース信号16は正の電位、ゲート信号17は負の電位となっており、大きな電位差が生じている。したがって、図10で示したソース配線12とゲート配線13の交差部およびその周辺に、平面的な電界（以後、この電界を横電界と称す。）が生じる。

【0026】このソース配線12とゲート配線13の交差部には、画素電極2の角部が位置していることからこの部分に、液晶層1を介して対向する電極間の電界以外の電界が作用することがわかる。

【0027】本発明は上記従来の問題点を解決するもので、液晶分子の配向欠陥が生じず、輝度ムラのない、高コントラストで良好な画質を得ることの出来る液晶表示装置を提供することを目的とする。

【0028】

【課題を解決するための手段】この目的を達成するために本発明の液晶表示装置は、液晶層に電圧を印加するための各画素の電極の形状を、角部に円弧または略円弧または直線からなる面取りを施した形状とするものである。

【0029】もしくは、液晶層に電圧を印加するための各画素の電極の平面形状として、各角部が鈍角で形成される多角形とするものである。

【0030】もしくは、液晶層に電圧を印加するための各画素の電極の断面形状として、角部に円弧または略円弧または直線からなる面取りを施した形状とするものである。

【0031】または、画素電極を有する基板への配向処理方向に対し、少なくとも画素の一辺がほぼ直角となる画素形状とするものである。

【0032】または、各画素に設けたスイッチング素子へのソース配線とゲート配線の交差部の少なくとも一つ

5

の隅部に、前記両配線に対し鈍角で交わる面を設けるものである。

【0033】

【作用】上記のような構成によって、それぞれ以下のような作用が生じ、液晶分子の配向欠陥が生じず、輝度ムラのない、良好な画質を得ることのできる液晶表示装置を得ることができる。

【0034】まず、液晶層に電圧を印加するための各画素の電極の平面形状として、角部に円弧または略円弧または直線からなる面取りを施した形状とすることにより、角部に生ずる電界集中を緩和することができ、液晶分子に印加される電圧が均一化される。また、配向規制力の不安定な配線段差部から画素電極の距離を離すことができ、さらに、横電界の発生するソース配線とゲート配線の交差部からも離すことができる。このようなことから、画素電極上の液晶分子の配列乱れを防ぐことが可能となる。

【0035】また、液晶層に電圧を印加するための各画素の電極の平面形状として、各角部が鈍角で形成される多角形とすることによっても、上記と同等の効果を得ることが出来る。

【0036】一方、液晶層に電圧を印加するための各画素の電極の断面形状として、角部に円弧または略円弧または直線からなる面取りを施した形状とすることによって、角部等画素電極端部生ずる電界集中を緩和することができ、液晶分子に印加される電圧が均一化することができ、画素電極上の液晶分子の配列乱れを防ぐことが可能となる。

【0037】また、画素電極を有する基板への配向処理方向に対し、少なくとも画素の一边がほぼ直角となる画素形状とすることにより、電界集中の激しい画素電極角部における電気力線方向と、液晶分子の基板面からの立ち上がり方向とが逆になることを避けられ、画素電極上の液晶分子の配列乱れを防ぐことが可能となる。

【0038】さらに、各画素に設けたスイッチング素子へのソース配線とゲート配線の交差部の少なくとも一つの隅部に、前記両配線に対し鈍角で交わる面を設けることにより、ソース配線とゲート配線の交差部に生ずる横電界を緩和することができるために、画素電極上の液晶分子の配列乱れを防ぐことが可能となる。

【0039】

【実施例】（実施例1）以下、第1の実施例について、図面を参照して説明する。

【0040】図1は本発明の液晶表示装置の第1の実施例における、下基板の画素電極や薄膜トランジスタおよび配線等の電極構成を示す平面図であり、これは各画素にそれぞれ1つの薄膜トランジスタを備えたアクティブマトリクスのノーマリホワイトモードのツイストネマティックタイプの液晶表示装置である。

【0041】図1において、2は画素電極、3は薄膜ト

6

ランジスタ、12はソース配線、13はゲート配線、14はドレイン端子である。

【0042】また、本実施例のパネル構成は図9に示した従来例の断面図とほぼ同等であり、1つの薄膜トランジスタ3に対する電圧状態を示す信号波形は図11に示した従来例の信号波形と同じである。

【0043】本実施例では図1で示すように、下基板7b上にマトリクス状に配置した、各画素電極2に対し、凸となる角部に直線からなる面取りCを施している。画素ピッチは横方向は80 $\mu$ m、縦方向は100 $\mu$ mであり、面取りの大きさは約5 $\mu$ mである。

【0044】このような画素電極形状とすることにより、角部に生ずる電界集中を緩和することができ、液晶分子に印加される電圧が均一化される。また、配向規制力の不安定な配線段差部から画素電極2の距離を離すことができ、さらに、横電界の発生するソース配線12とゲート配線13の交差部からも離すことができる。このようなことから、画素電極2上の液晶分子の配列乱れを防ぐことが可能となる。

【0045】これに加え、上基板7aに設けたブラックマスクの開口部の形状を画素電極2の形状と同様に面取りを施したものとする。

【0046】以上のような構成により本実施例の液晶表示装置では、図14で示した輝度ムラを解消でき、高コントラストで良好な画質を得ることができた。

【0047】（実施例2）以下、第2の実施例について、図面を参照して説明する。

【0048】図2は本発明の第2の実施例装置の下基板の画素電極や薄膜トランジスタおよび配線等を示す電極構成図であり、これは各画素にそれぞれ1つの薄膜トランジスタを備えたアクティブマトリクスのノーマリブラックモードのツイストネマティックタイプの液晶表示装置である。

【0049】図2において、2は画素電極、3は薄膜トランジスタ、12はソース配線、13はゲート配線、14はドレイン端子である。

【0050】また、本実施例のパネル構成は図9に示した従来例の断面図とほぼ同等であり、1つの薄膜トランジスタ3に対する電圧状態を示す信号波形は図11に示した従来例の信号波形と同じである。

【0051】本実施例では図2で示すように、下基板7b上に1ライン毎に1/2画素ずらしてマトリクス状に配置した各画素電極2の形状を8角形としている。画素ピッチは横方向は85 $\mu$ m、縦方向は80 $\mu$ mである。

【0052】このような画素電極形状とすることにより全てのコーナーが鈍角となり、角部に生ずる電界集中を緩和することができ、液晶分子に印加される電圧が均一化される。さらに、横電界の発生するソース配線12とゲート配線13が鋭角で交わる交差部からも画素電極2が離れた構成になっておる。このようなことから、画

7

素電極2上の液晶分子の配列乱れを防ぐことが可能となる。

【0053】以上のような効果により本実施例の液晶表示装置では、輝度ムラのない、良好な画質を得ることができた。

【0054】(実施例3)以下、第3の実施例について、図面を参照して説明する。

【0055】図3(a)は本発明の第3の実施例を示す液晶表示装置の下基板の画素電極や薄膜トランジスタおよび配線等を示す電極構成図であり、図3(b)は図3(a)におけるA-A部の断面形状を示す図である。これは各画素にそれぞれ1つの薄膜トランジスタを備えたアクティブマトリクスノーマリブラックモードのツイストネマティックタイプの液晶表示装置である。

【0056】図3において、2は画素電極、3は薄膜トランジスタ、12はソース配線、13はゲート配線、14はドレイン端子、7bは下基板である。

【0057】本実施例では図3(a)で示すように、下基板7b上にマトリクス状に配置した、各画素電極2に対し、実施例1と同様に凸となる角部に直線からなる面取りを施しており、図3(b)で示すように断面形状においても、液晶層1に面する角部を直線からなる面取りC1を施している。この断面形状に対する面取りC1の大きさは約0.1 $\mu$ mである。

【0058】このような画素電極形状とすることにより、実施例1よりもさらに電界集中を緩和することができ、液晶分子に印加される電圧が均一化される。このようなことから、より効果的に画素電極2上の液晶分子の配列乱れを防ぐことが可能となる。

【0059】以上のような効果により本実施例の液晶表示装置では、輝度ムラのない、良好な画質を得ることができた。

【0060】(実施例4)以下、第4の実施例について、図面を参照して説明する。

【0061】図4は本発明の第4の実施例装置の下基板の画素電極や薄膜トランジスタおよび配線等を示す電極構成図であり、これは各画素にそれぞれ1つの薄膜トランジスタを備えたアクティブマトリクスノーマリホワイトモードのツイストネマティックタイプの液晶表示装置である。

【0062】図4において、2は画素電極、3は薄膜トランジスタ、12はソース配線、13はゲート配線、14はドレイン端子である。

【0063】本実施例では図4で示すように、下基板7b上にマトリクス状に配置した、各画素電極2に対し、図中矢印で示した配向方向への突入部の角部にのみ円弧からなる面取りRを施している。画素ピッチは横方向は80 $\mu$ m、縦方向は100 $\mu$ mであり、面取り部の半径は約10 $\mu$ mである。

【0064】本実施例は、電界集中の生ずる角部であ

8

り、かつ従来例の図13(b)で示したようなラビング法での配向処理による配向不良部となり易く、また、図14(a)(b)で示した液晶分子24の立ち上がり方向が逆になり易い部分にのみ面取りを施したもので、配向不良と電界集中の両要因が重なって生ずる画素電極2上の液晶分子24の配列乱れを防ぐことが可能となる。

【0065】これに加え、上基板7aに設けたブラックマスクの開口部の形状を画素電極2の形状と同様に一つの角部のみ面取りしたものとする。このようなことから、本実施例は従来例と同等の画素電極および画素開口面積を確保でき、開口率の高い明るい表示を得ることができ、特に高密度の液晶表示装置にたいして有効となる。

【0066】以上のような効果により本実施例の液晶表示装置では、輝度ムラのない、良好な画質を得ることができた。

【0067】(実施例5)以下、第5の実施例装置について、図面を参照して説明する。

【0068】図5は本発明の第5の実施例装置の下基板の画素電極や薄膜トランジスタおよび配線等を示す電極構成図であり、これは各画素にそれぞれ1つの薄膜トランジスタを備えたアクティブマトリクスノーマリホワイトモードのツイストネマティックタイプの液晶表示装置である。

【0069】図5において、2は画素電極、3は薄膜トランジスタ、12はソース配線、13はゲート配線、14はドレイン端子である。

【0070】本実施例では図5で示すように、正方形の画素電極2がその頂点を上下左右に位置するような構成であり、その一辺がラビング法による配向方向に対し直交する方向に位置している。

【0071】このような構成を取ることにより、画素電極2角部に生ずる電界集中による対向電極5との間の電気力線方向と、図14(a)、(b)で示した液晶分子24の立ち上がり方向とが約45度ずれることになり、液晶分子24が逆に立ち上がる欠陥要因と電界集中による欠陥要因が重なって生ずる画素電極2上の液晶分子24の配列乱れを防ぐことが可能となる。

【0072】以上のような効果により本実施例の液晶表示装置では、輝度ムラのない、良好な画質を得ることができた。

【0073】(実施例6)以下、第6の実施例について、図面を参照して説明する。

【0074】図6は本発明の第6の実施例装置の概略構成を示す断面図であり、上下電極間にネマチック液晶と高分子ポリマーの混合層を備え、光の散乱と透過を切り替えて表示を行なう液晶表示装置である。

【0075】また、本実施例の液晶表示装置の下基板7bの画素電極2や薄膜トランジスタ3および配線等を示す電極構成は、実施例1で示した図1と同じである。

【0076】本実施例のような高分子ポリマー25中にネマチック液晶26を分散し、光の拡散と透過で表示の切り替えを行なう液晶表示装置では、一般的に画素電極2の角部に電界集中が生じ、一つの画素内で輝度のムラが発生していた。

【0077】これに対し、本実施例は、画素電極2の角部に面取りを施した形状とすることにより、電界集中が緩和され、一つの画素内で輝度のムラを解消することができる。

【0078】さらに、図3で示したような画素電極2の断面形状に対しても面取りを施すことによって、輝度ムラ解消により一層の効果をj得ることができる。

【0079】以上のように、本実施例の液晶表示装置では、輝度ムラのない、良好な画質を得ることができた。

【0080】(実施例7)以下、第7の実施例について、図面を参照して説明する。

【0081】図7(a)は本発明の第7の実施例装置の概略構成を示す断面図であり、上下基板内面には、垂直配向用の配向膜4が形成され、また、液晶層1には負の誘電率異方性をもつ液晶が満たされている。

【0082】また、図7(b)は本実施例の液晶表示装置の液晶分子の配列を示す概念図であり、電圧無印加時には液晶分子24は基板に対し、垂直方向に配列すなわちホメオトロピック配列し、電圧印加時には液晶分子24が基板に対し平行に配列する構成である。

【0083】また、本実施例の液晶表示装置の下基板7bの画素電極2や薄膜トランジスタ3および配線等を示す電極構成は、実施例1で示した図1と同じである。

【0084】本実施例のようなホメオトロピック配列の液晶表示装置でも、画素電極2の角部に電界集中が生じ、さらに、対向電極5との間の電気力線方向が四隅で異なる事により、液晶分子24の倒れる方向も部分的に異なることになり、輝度のムラや視角特性のムラが発生していた。

【0085】これに対し、本実施例は、画素電極2の角部に面取りを施した形状とすることにより、電界集中が緩和され、輝度のムラや視角特性のムラを解消することができる。

【0086】さらに、図3で示したような画素電極2の断面形状に対しても面取りを施すことによって、輝度ムラ解消により一層の効果をj得ることができる。

【0087】このように、本実施例の液晶表示装置では、輝度ムラや視角特性ムラのない、良好な画質を得ることができた。

【0088】(実施例8)以下、第8の実施例について、図面を参照して説明する。

【0089】図8は本発明の第8の実施例装置の下基板の画素電極や薄膜トランジスタおよび配線等を示す電極構成図であり、これは各画素にそれぞれ1つの薄膜トランジスタを備えたアクティブマトリクスのノーマリブラ

ックモードのツイストネマティックタイプの液晶表示装置である。

【0090】図8において、2は画素電極、3は薄膜トランジスタ、12はソース配線、13はゲート配線、14はドレイン端子である。

【0091】また、本実施例のパネル構成は図9に示した従来例の断面図とほぼ同等であり、1つの薄膜トランジスタ3に対する電圧状態を示す信号波形は図11に示した従来例の信号波形と同じである。

【0092】本実施例では図8で示すように、ソース配線12とゲート配線13の交差部の画素電極右上に対応する部分に、ソース配線12で形成された45度方向への突起を設け、ゲート配線13と45度で交差するようにしている。

【0093】このような配線構成とすることにより、ソース配線12とゲート配線13に印加される電圧の極性が異なる場合に生ずる、横電界の発生を緩和することができ、液晶分子の配列を乱す要因を解消することができる。

【0094】本実施例はノーマリブラックモードであり、また全面において液晶分子の配列乱れが生じないために、上基板7aに設けたブラックマスクの開口部を画素電極2よりも大きく、形状も面取りを必要としないために、開口率を高くすることができ、明るい表示が容易にj得ることができる。

【0095】以上のような効果により本実施例の液晶表示装置では、輝度ムラのない、高コントラストの良好な画質を得ることができた。

【0096】本実施例では、ラビング法による配向方向からして最も液晶の配向乱れが生じ易い画素電極2右上部にのみソース配線12の突起を設けたが、配線交差部全てに設けてもよく、また、ゲート配線13で同様な形状を構成しても有効である。

【0097】以上に記した実施例では画素電極2上に3端子のスイッチング素子を備えた場合のみを示したが、もちろん2端子のスイッチング素子でも良く、また、スイッチング素子を備えない単純マトリクスの液晶表示装置でも有効である。

【0098】さらに、以上に記した実施例では画素電極2に対して面取りを施した例を示したが、対向電極5を各画素に対応してパターンニングし、その角部に面取りを施す事によっても同様な効果が得られ、また、画素電極2の面取りと併せて実施することにより、より一層の効果をj得ることができる。

【0099】これまで述べてきたように、本発明は、多層に渡る液晶表示装置の高コントラスト、高画質化に有効な手法であり、さらにハイビジョンやワークステーション用のディスプレイ等、今後必要となる液晶表示装置の画素の高密度化や高画質化に対して特に有効な手法である。



## 【0100】

【発明の効果】以上のように、本発明の液晶表示装置では、液晶層に電圧を印加するための各画素の電極の平面形状として、角部に円弧または略円弧または直線からなる面取りを施した形状とする。

【0101】もしくは、液晶層に電圧を印加するための各画素の電極の平面形状として、各角部が鈍角で形成される多角形とする。

【0102】もしくは、液晶層に電圧を印加するための各画素の電極の断面形状として、角部に円弧または略円弧または直線からなる面取りを施した形状とする。

【0103】または、画素電極を有する基板への配向処理方向に対し、少なくとも画素の一辺がほぼ直角となる画素形状とする。

【0104】または、各画素に設けたスイッチング素子へのソース配線とゲート配線の交差部の少なくとも一つの隅部に、前記両配線に対し鈍角で交わる面を設ける。

【0105】これらの構成を有することにより、液晶分子の配向欠陥が生じず、輝度ムラのない、良好な画質を得ることのできる液晶表示装置を得ることができる。

## 【図面の簡単な説明】

【図1】本発明の液晶表示装置の第1の実施例を示す下基板の画素電極や薄膜トランジスタおよび配線等を示す電極構成図

【図2】本発明の第2の実施例装置における下基板の画素電極や薄膜トランジスタおよび配線等を示す電極構成図

【図3】(a)は本発明の第3の実施例装置における下基板の画素電極や薄膜トランジスタおよび配線等を示す電極構成図

(b)は図3(a)におけるA-A位置の断面図

【図4】本発明の第4の実施例装置における下基板の画素電極や薄膜トランジスタおよび配線等を示す電極構成図

【図5】本発明の第5の実施例装置における下基板の画素電極や薄膜トランジスタおよび配線等を示す電極構成図

## 図

【図6】本発明の第6の実施例装置における液晶表示装置の概略構成を示す断面図

【図7】(a)は本発明の第7の実施例装置の概略構成を示す断面図

(b)は本実施例の液晶表示装置の液晶分子の配列を示す概念図

【図8】本発明の第8の実施例装置における下基板の画素電極や薄膜トランジスタおよび配線等を示す電極構成図

【図9】従来のアクティブマトリクスツイストネマティックタイプ液晶表示装置の一部断面図

【図10】従来の液晶表示装置の下基板の画素電極や薄膜トランジスタおよび前記薄膜トランジスタに電圧を印加するための配線等を示す電極構成図

【図11】液晶表示装置の下基板7b上に形成された1つの薄膜トランジスタ3に接続している配線の電圧状態を示す信号波形図

【図12】従来の液晶表示装置の表示状態を示す拡大図

【図13】(a)は配向方法の概略図

(b)は基板凹凸での配向処理状態の拡大断面図

【図14】(a)は基板表面上のラビング法による配向処理方向と、液晶分子の立ち上がり方向の関係図

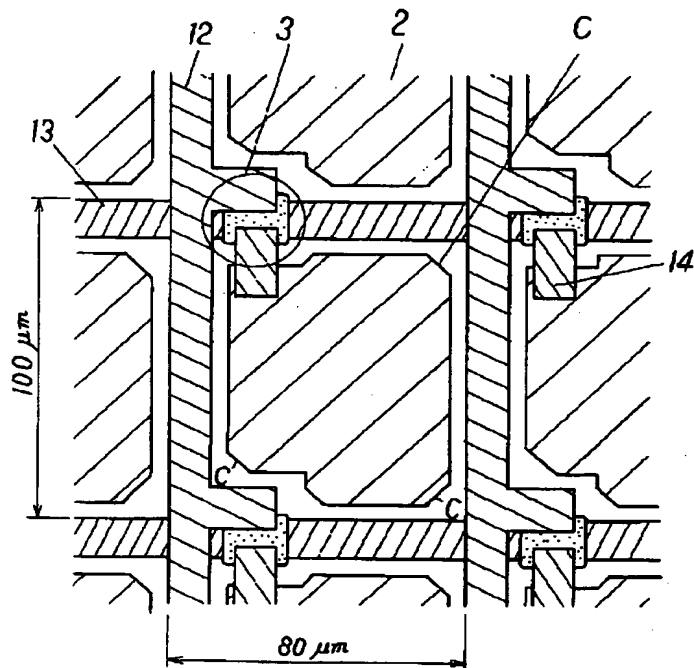
(b)は画素電極と対向電極の間に生ずる電気力線と、電圧印加による液晶分子の立ち上がり方向の関係図

## 【符号の説明】

- 1 液晶層
- 2 画素電極
- 3 薄膜トランジスタ
- 4 配向膜
- 5 対向電極
- 7a 上基板
- 7b 下基板
- 12 ソース配線
- 13 ゲート配線
- 24 液晶分子

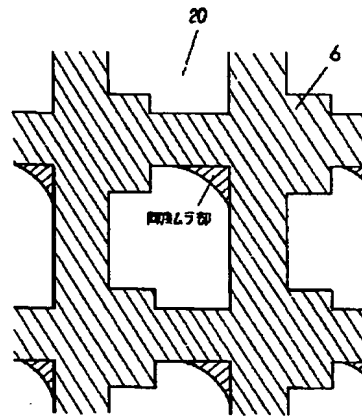
【図1】

- 2 --- 画素電極  
 3 --- 薄膜トランジスタ  
 12 --- ソース配線  
 13 --- ゲート配線  
 14 --- ドレイン端子  
 C --- 面取り



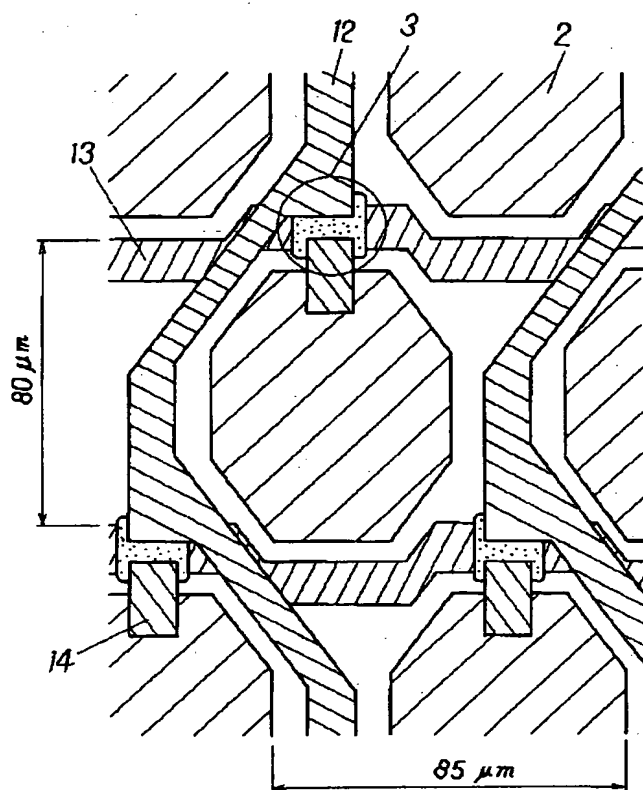
【図12】

- 6 --- プラックマスク  
 20 --- 画素



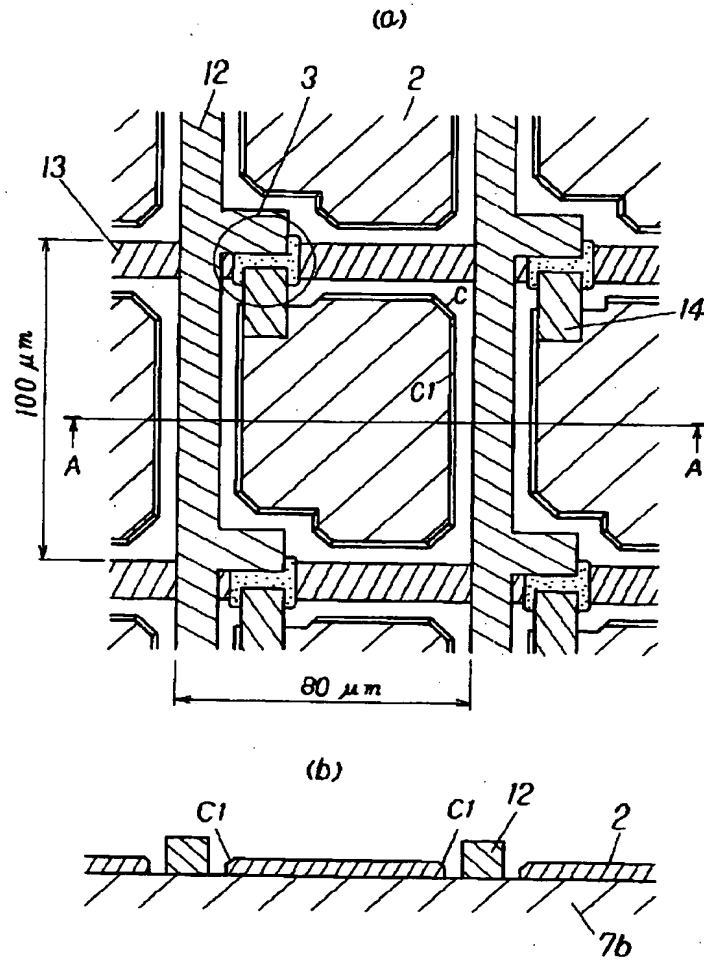
【図2】

- 2 --- 画素電極  
3 --- 薄膜トランジスタ  
12 --- ソース配線  
13 --- ゲート配線  
14 --- ドレイン端子



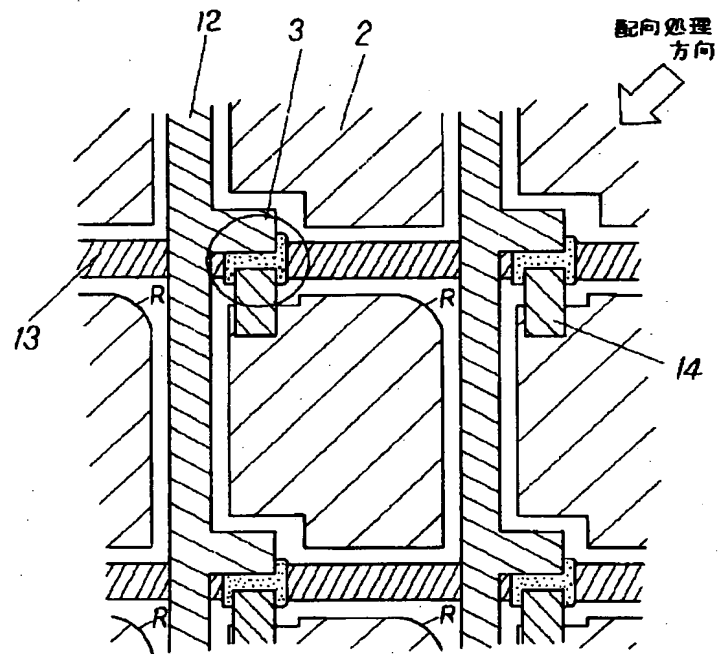
【図3】

C1 --- 面取り



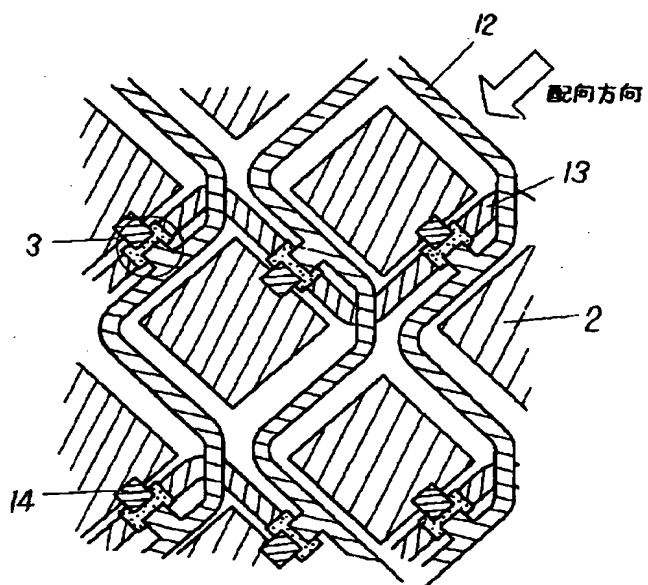
【図4】

- 2 --- 画素電極  
 3 --- 薄膜トランジスタ  
 12 --- ソース配線  
 13 --- ゲート配線  
 14 --- ドレイン端子  
 R --- 面取り



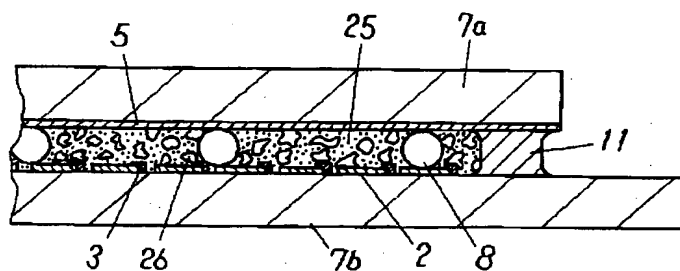
【図5】

- 2 --- 画素電極  
3 --- 薄膜トランジスタ  
12 --- ソース配線  
13 --- ゲート配線  
14 --- ドレイン端子



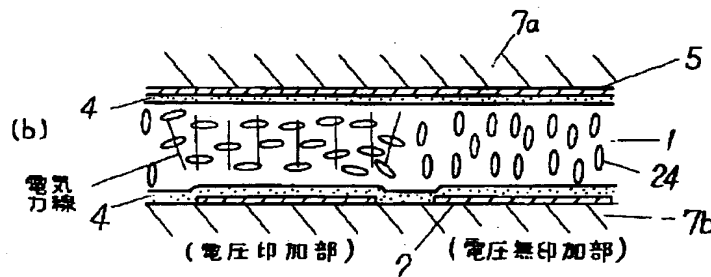
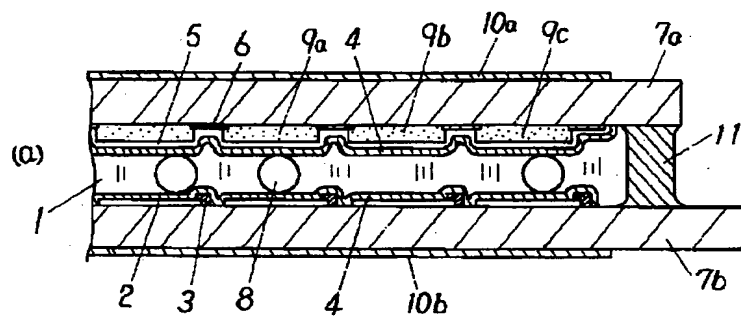
【図6】

- 2 --- 画素電極
- 3 --- 薄膜トランジスタ
- 5 --- 対向電極
- 7a --- 上基板
- 7b --- 下基板
- 8 --- スペース
- 11 --- シール材
- 25 --- 高分子ポリマー
- 26 --- ネマチック液晶



【図7】

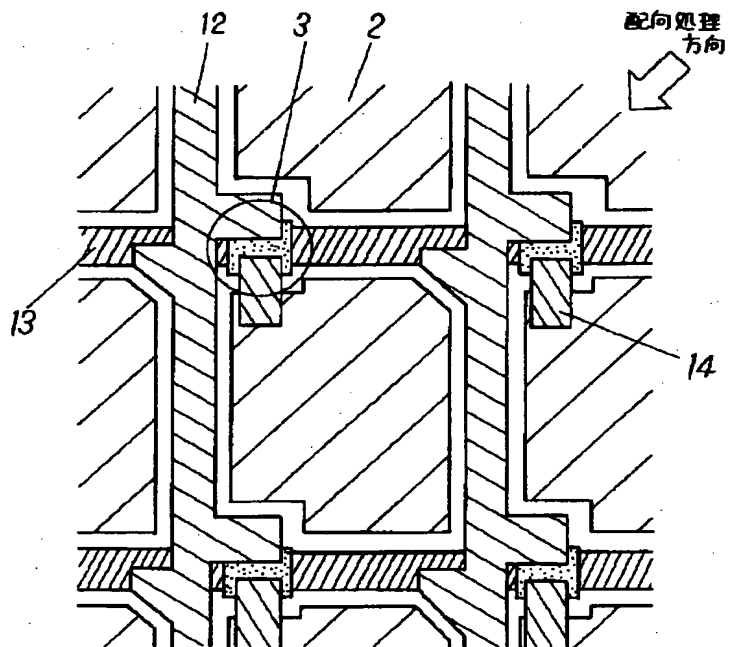
- |                |                 |
|----------------|-----------------|
| 1 --- 液晶層      | 8 --- スペース      |
| 2 --- 画素電極     | 9a --- 赤カラーフィルタ |
| 3 --- 薄膜トランジスタ | 9b --- 緑カラーフィルタ |
| 4 --- 配向膜      | 9c --- 青カラーフィルタ |
| 5 --- 対向電極     | 10a --- 上基板用偏光板 |
| 6 --- ブラックマスク  | 10b --- 下基板用偏光板 |
| 7a --- 上基板     | 11 --- シール材     |
| 7b --- 下基板     |                 |





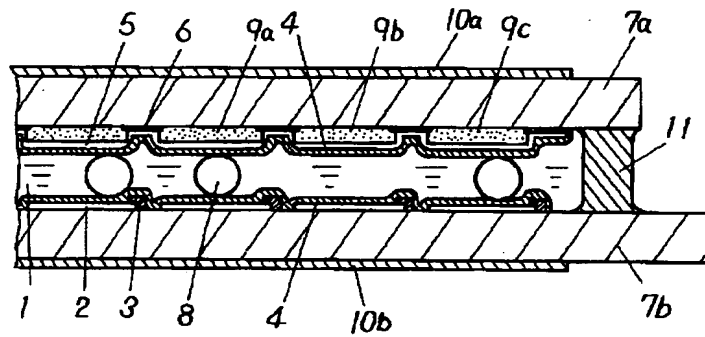
【図8】

- 2 --- 画素電極  
3 --- 薄膜トランジスタ  
12 --- ソース配線  
13 --- ゲート配線  
14 --- ドレイン端子



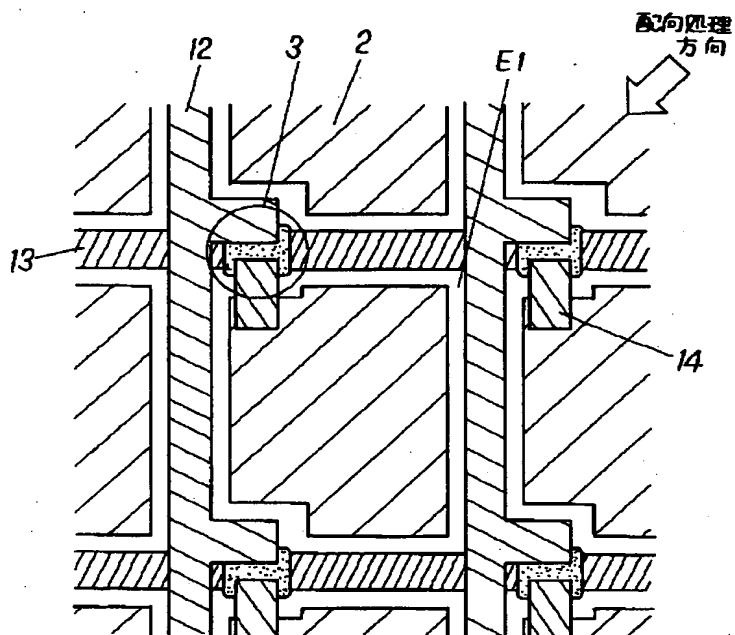
【図9】

- 1 --- 液晶層  
 2 --- 画素電極  
 3 --- 薄膜トランジスタ  
 4 --- 配向膜  
 5 --- 対向電極  
 6 --- ブラックマス  
 7a --- 上基板  
 7b --- 下基板  
 8 --- スペース  
 9a --- 赤カラーフィルタ  
 9b --- 緑カラーフィルタ  
 9c --- 青カラーフィルタ  
 10a --- 上基板用偏光板  
 10b --- 下基板用偏光板  
 11 --- シール材



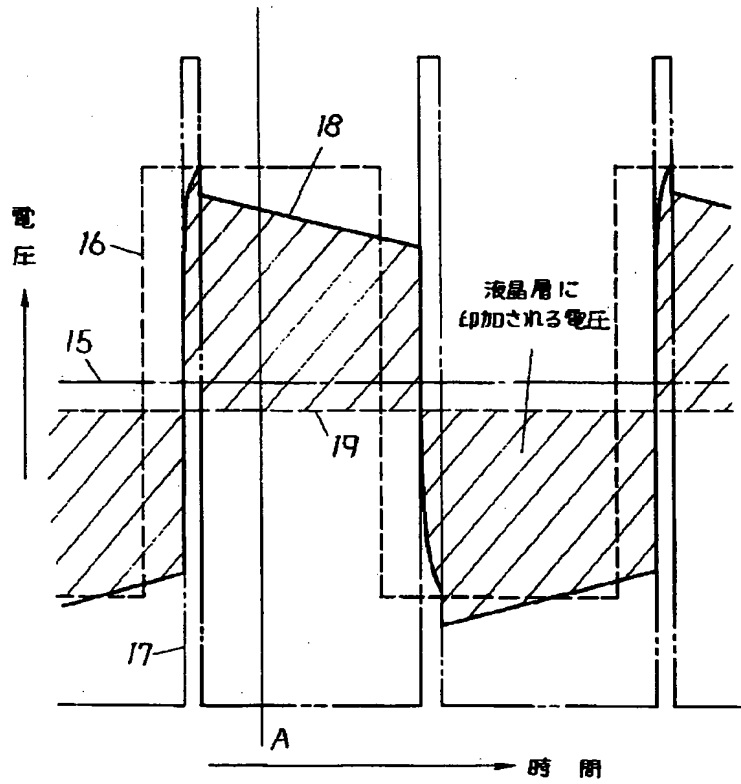
【図10】

- 2 --- 画素電極  
 3 --- 薄膜トランジスタ  
 12 --- ソース配線  
 13 --- ゲート配線  
 14 --- ドレイン端子



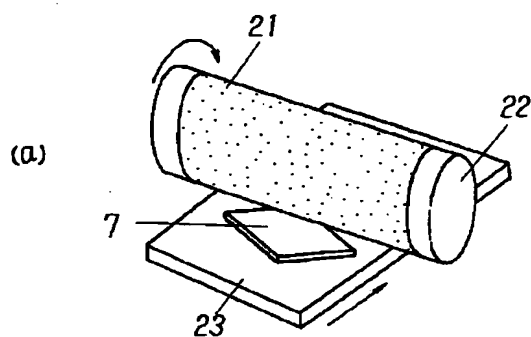
【図11】

- 15 --- センター電圧  
 16 --- ソース信号  
 17 --- ゲート信号  
 18 --- 画素電極電圧  
 19 --- 対向電極電圧

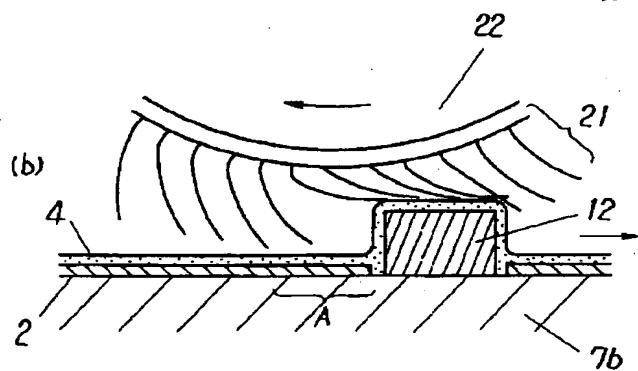


【図13】

7 --- 基 板  
 21 --- ラ ビ ン グ 布  
 22 --- ラ ビ ン グ ド ラ ム  
 23 --- テ ー ブ ル



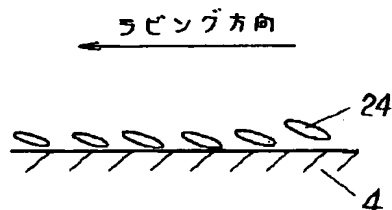
2 --- 画 素 電 極  
 4 --- 配 向 膜  
 7b --- 下 基 板  
 12 --- ソ ー ス 配 線  
 A --- 配 向 不 良 部



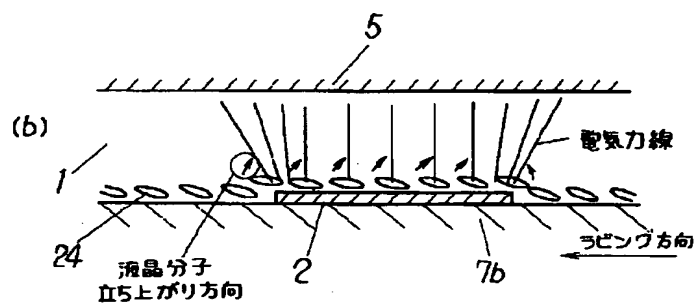
【図14】

- 4 ... 配向膜  
24 ... 液晶分子

(a)



- 1 ... 液晶層  
2 ... 画素電極  
5 ... 封向電極  
7b ... 下基板  
24 ... 液晶分子



**This Page is Inserted by IFW Indexing and Scanning  
Operations and is not part of the Official Record**

**BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ BLACK BORDERS
- ☐ IMAGE CUT OFF AT TOP, BOTTOM OR SIDES
- ☒ FADED TEXT OR DRAWING
- ☐ BLURRED OR ILLEGIBLE TEXT OR DRAWING
- ☐ SKEWED/SLANTED IMAGES
- ☒ COLOR OR BLACK AND WHITE PHOTOGRAPHS
- ☐ GRAY SCALE DOCUMENTS
- ☒ LINES OR MARKS ON ORIGINAL DOCUMENT
- ☐ REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY
- ☐ OTHER: \_\_\_\_\_

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.**